

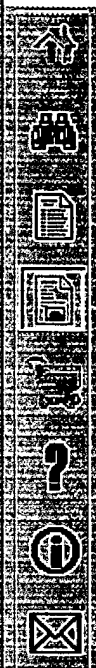


JP10269530

Biblio

Page 1

Drawing



## MANUFACTURING METHOD OF MAGNETO-RESISTANCE EFFECT TYPE HEAD

Patent Number: JP10269530  
Publication date: 1998-10-09  
Inventor(s): WATANABE TAKASHI  
Applicant(s): SONY CORP  
Requested Patent: ☐ JP10269530  
Application Number: JP19970075671 19970327  
Priority Number(s):  
IPC Classification: G11B5/39  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To conduct a highly precise depth machining of a magneto-resistance effect type head and to conduct a high density recording by applying a magnetic field to a magneto-resistance effect element from the external and conducting a grinding to control the depth length of a magnetic gap while detecting the resistance value of the element or the rate of the change of the resistance.

**SOLUTION:** A head is placed on a grinding surface 14 of a grinder 13 so that the side of the head, which becomes the sliding surface against a magnetic recording medium, is set to the down direction. If a magnetic field is applied to a magneto-resistance effect type MR element 3, a resistance value R of the element 3 is reduced in the region, in which a depth length Dp is less than a certain range and an amount of the change  $\Delta R$  becomes large as it approaches to the position where the depth length is close to 0. Thus, from the relationship between the value R and the length Dp, the grinding is conducted so that the value R becomes the value of a prescribed depth length Dp and the length Dp is precisely controlled. Thus, no adverse effect is generated by the mask deviation of a pattern and the dispersion of etching and a highly precise grinding in the order of  $\pm 0.1$  to  $0.2 \mu\text{m}$  is conducted.

Data supplied from the esp@cenet database - I2



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-269530

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.<sup>6</sup>

G 1 1 B 5/39

識別記号

F I

G 1 1 B 5/39

審査請求 未請求 請求項の数2 O L (全 10 頁)

(21) 出願番号 特願平9-75671

(22) 出願日 平成9年(1997)3月27日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 渡辺 隆

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

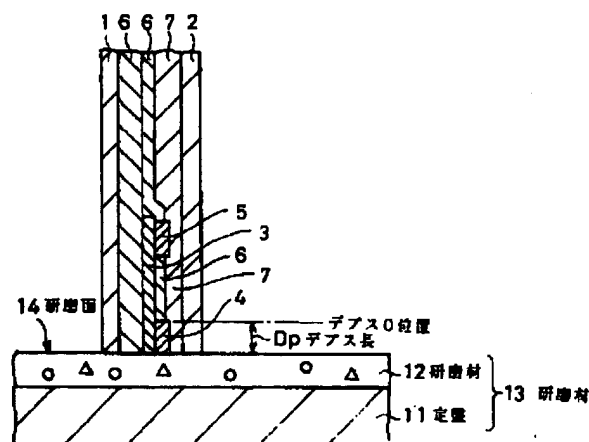
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 磁気抵抗効果型ヘッドの製造方法

(57) 【要約】

【課題】 従来は困難であった $\pm 0.1 \sim 0.2 \mu\text{m}$ 程度の加工精度でデプス長を規定する研磨工程を行うことができる磁気抵抗効果型ヘッドの製造方法を提供する。

【解決手段】 磁気抵抗効果素子3に外部から磁場を印加し、磁気抵抗効果素子3の抵抗値R又は抵抗変化率Vを検出しながら磁気ギャップgのデプス長Dpを規定する研磨を行って、磁気抵抗効果型ヘッド10を製造する。



本発明製法の研磨工程を示す図



## 【特許請求の範囲】

【請求項1】 磁気抵抗効果素子に外部から磁場を印加し、該磁気抵抗効果素子の抵抗値を検出しながら磁気ギャップのデプス長を規定する研磨を行うことを特徴とする磁気抵抗効果型ヘッドの製造方法。

【請求項2】 磁気抵抗効果素子に外部から磁場を印加し、該磁気抵抗効果素子の抵抗変化率を検出しながら磁気ギャップのデプス長を規定する研磨を行うことを特徴とする磁気抵抗効果型ヘッドの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、例えば磁気抵抗効果素子を用いてなる薄膜磁気ヘッド、即ち磁気抵抗効果型ヘッドの製造方法に係わる。

## 【0002】

【従来の技術】薄膜磁気ヘッドにおいて、磁気ギャップのデプスの精度が記録・再生特性に大きく影響する。このため、デプスを規定するための加工工程では、高い加工精度が要求され、これまでに様々な工夫がなされてきた。例えば、数 $\mu\text{m}$ の加工精度が求められていたときには、磁気ギャップの位置を示す光学的マーカーを工夫して、薄膜磁気ヘッドと光学的マーカーとを同時に基板に形成することにより、所望の加工精度を達成していた。

【0003】次に、 $\pm 0.5\mu\text{m}$ 程度の加工精度が求められるようになり、このときには、電気抵抗センサーを薄膜磁気ヘッドと同時に基板に形成することにより、 $\pm 0.5\mu\text{m}$ 程度の加工精度を達成した。

【0004】この電気抵抗センサーを形成する方法を、いくつか例を挙げて説明する。いずれの例も、薄膜磁気ヘッドとして、磁気抵抗効果型ヘッド、特に磁気記録媒体との摺動面に対して垂直な方向を長手方向として磁気抵抗効果素子（MR素子）を配置して、この長手方向に磁気抵抗効果を検知するセンス電流を流す、いわゆる縦型の磁気抵抗効果型ヘッドに適用したものである。

【0005】最初に、第1及び第2の抵抗体パターンからなる電気抵抗センサーを形成した例を示す。まず、図7Aに平面図、図7Bに断面図をそれぞれ示すように、磁気抵抗効果型ヘッドを形成する基板31上に、磁気抵抗効果型ヘッド部に隣接して第1及び第2の抵抗体パターン32a及び32bを形成する。また、マスク合わせのための位置合わせマーカー部33もあわせて形成する。

【0006】次に、図8Aに平面図、図8Bに断面図をそれぞれ示すように、磁気抵抗効果型ヘッドの下部磁性層（シールド膜）34、ギャップ膜35、磁気抵抗効果素子（MR素子）36、ギャップ膜35を順次積層形成する。

【0007】次に、図9Aに平面図、図9Bに断面図をそれぞれ示すように、MR素子36上のギャップ膜35

で、図10Aに平面図、図10Bに断面図を示すように、窓の上に先端電極37及び後端電極38を形成し、さらに絶縁膜39を介して上部磁性層（シールド膜）40を形成して磁気抵抗効果型ヘッド41を構成する。このとき、先端電極37とMR素子36とのコンタクト部の後端が磁気ギャップのデプス0の位置になる。

【0008】続いて、上述のように形成した磁気抵抗効果型ヘッド41の磁気ギャップのデプス長を規定するために研磨工程を行う。このとき、研磨に従って変化する、第1の抵抗体パターン32aの抵抗値 $R_1$ と第2の抵抗体パターン32bの抵抗値 $R_2$ の比 $R_1/R_2$ の値を検出しながら研磨を行って、所定のデプス長に規定することができる。

【0009】この場合には、図11に示すような、逆U字形の抵抗体パターン32'を形成してこの抵抗体パターン32'の抵抗値を測定しながら研磨工程を行う場合と比較すると、2つの抵抗体パターン32a、32bの比を取ることから、図11の抵抗体パターン32'において生じるような抵抗体パターンの抵抗率や膜厚のばらつき等に影響されない利点を有する。

【0010】次に、上述の例より、更に高精度に磁気抵抗効果型ヘッドのデプス長を規定できる、抵抗体パターンの例を示す。この例では、上述の例で用いた2つの抵抗体パターンに、さらに研磨の終端位置を検出できる抵抗体パターンを用いる例である。

【0011】まず、図12Aに平面図、図12Bに断面図をそれぞれ示すように、磁気抵抗効果型ヘッドを形成する基板31上に、磁気抵抗効果型ヘッド部に隣接して第1及び第2の抵抗体パターン32a及び32b、さらに研磨の終端検出用の抵抗体パターンの第1層42aを形成する。このとき、マスク合わせのための位置合わせマーカー部33もあわせて形成する。

【0012】次に、図13Aに平面図、図13Bに断面図をそれぞれ示すように、磁気抵抗効果型ヘッドの下部磁性層（シールド膜）34、ギャップ膜35、磁気抵抗効果素子（MR素子）36、ギャップ膜35を順次積層形成する。

【0013】次に、図14Aに平面図、図14Bに断面図をそれぞれ示すように、MR素子36上のギャップ膜35に電極とのコンタクトをするための窓を開けると共に、同じ工程で終端検出用の抵抗体パターンの第1層42a上の絶縁膜（ギャップ膜35と同一）にも窓を開ける。このとき、MR素子36上の先端側のコンタクト窓の後端と終端検出用の抵抗体パターンの第1層42a上のコンタクト窓の終端とにより、所定のデプス長 $D_p$ が設定されるようにする。

【0014】次に、図15Aに平面図、図15Bに終端検出用の抵抗体パターンの断面図、図15Cにヘッド部の断面図をそれぞれ示すように、先端電極37及び後端



層(シールド膜)40を形成して磁気抵抗効果型ヘッド51を構成する。このとき、先端電極37とMR素子36とのコンタクト部の後端が磁気ギャップのデプス0の位置になる。一方、終端検出用の抵抗体パターンの第1層42a上には、コンタクト窓で電気的に接続されるように、終端検出用の抵抗体パターンの第2層42bの導体を形成する。

【0015】続いて、上述のように形成した磁気抵抗効果型ヘッド51の磁気ギャップのデプス長を規定するために研磨工程を行う。このとき、研磨に従って変化する、第1の抵抗体パターン32aの抵抗値 $R_1$ と第2の抵抗体パターン32bの抵抗値 $R_2$ の比 $R_1/R_2$ の値を検出しながら研磨を行って、さらに終端検出用の抵抗体パターン42(42a, 42b)が第1層42aと第2層42bとのコンタクト部が研磨により除去されて、導通がなくなったところで研磨を停止すれば、この位置が先端電極37とMR素子36とのコンタクト部の後端とされているので、磁気抵抗効果型ヘッド51を所定のデプス長に規定することができる。

【0016】先に図7～図10に示した例では、2つの抵抗体パターン32a, 32bを形成する工程と、デプス0の位置を規定する先端電極37とMR素子36とのコンタクト窓開けの工程が別途に行われるので、これらのマスクずれの誤差を生じるが、この図12～図15に示す例の場合には、終端検出用の抵抗体パターン42のコンタクト窓を、MR素子36上のコンタクト窓と同じ工程で形成するため、これらをマスクずれの誤差の影響を受けないで精度良く形成できる利点を有する。

【0017】そして、最近では記録密度の向上に対応して、磁気ヘッドのデプス長の精度の向上がますます要求されている。とりわけ、MRヘッド、即ち磁気抵抗効果素子を用いた薄膜磁気ヘッドにおいては、デプス長の精度を $\pm 0.2 \sim \pm 0.1 \mu\text{m}$ 程度にするように要求されるようになった。

【0018】

【発明が解決しようとする課題】ところが、上述の精度を達成するためには、従来の方法では困難になってきている。なぜなら、前述の図7～10、図12～15に示したような様々なデプス長の精度を上げる工夫を行っても、電気抵抗センサーの抵抗体のパターン32a, 32b及び42を基板31に形成する際のパターンの精度に限度があり、これによりデプス長の精度が上がらないからである。

【0019】このとき、露光に用いられるフォトリソのパターンの精度は、 $\pm 0.3 \mu\text{m}$ を超えているため、これを1:5の比率で縮小露光しても、 $\pm 0.06 \mu\text{m}$ の誤差が存在する。さらに、露光現像後のレジストの寸法のバラツキやエッチングのバラツキ等を考慮すると、上述の $\pm 0.1 \sim 0.2 \mu\text{m}$ の精度の達成は困難であ

【0020】上述した問題の解決のために、本発明においては、従来は困難であった $\pm 0.1 \sim 0.2 \mu\text{m}$ 程度の加工精度でデプス長を規定する研磨工程を行うことができる磁気抵抗効果型ヘッドの製造方法を提供するものである。

【0021】

【課題を解決するための手段】本発明の磁気抵抗効果型ヘッドの製造方法は、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗値を検出しながら磁気ギャップのデプス長を規定する研磨を行うものである。

【0022】本発明の磁気抵抗効果型ヘッドの製造方法は、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗変化率を検出しながら磁気ギャップのデプス長を規定する研磨を行うものである。

【0023】上述の本発明製法によれば、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗値もしくは抵抗変化率を検出することにより、基板上における製造工程に起因するバラツキがあっても、磁気抵抗効果素子の出力を検出して、この検出した出力を基準に研磨を行うことによって、高精度な加工を行うことができる。

【0024】

【発明の実施の形態】本発明は、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗値を検出しながら磁気ギャップのデプス長を規定する研磨を行う磁気抵抗効果型ヘッドの製造方法である。

【0025】また本発明は、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗変化率を検出しながら磁気ギャップのデプス長を規定する研磨を行う磁気抵抗効果型ヘッドの製造方法である。

【0026】以下、図面を参照して本発明の磁気抵抗効果型ヘッドの製造方法の実施例を説明する。図1は、本発明製法を適用する磁気抵抗効果型ヘッドの一例の断面図を示す。この磁気抵抗効果型ヘッド10は、上下に設けられたシールド膜1, 2の間に磁性薄膜からなる磁気抵抗効果を有する磁気抵抗効果素子、いわゆるMR素子3が設けられてなる。1は下部磁性層、2は上部磁性層とも称される。

【0027】MR素子3は、磁気記録媒体との摺動面と垂直な方向が長手方向となり、一方のシールド膜(下部磁性層)1に電極層、即ち先端電極4及び後端電極5により電気的に接続される。これにより、磁気抵抗効果を感知するセンス電流は、MR素子3の長手方向である磁気記録媒体との摺動面と垂直な方向となる。即ち、この磁気抵抗効果型ヘッド10は、いわゆる縦型の磁気抵抗効果型ヘッドを構成している。

【0028】そして、このような縦型の磁気抵抗効果型ヘッド10では、磁気記録媒体との摺動面になる側の電



プス長 $D_p$ と定義する。

【0029】また、MR素子3と、シールド膜1、2との間には、磁気ギャップ $g$ を構成する絶縁性のギャップ膜6及び絶縁膜7が形成される。

【0030】この磁気抵抗効果型ヘッド10において、そのデプス長 $D_p$ を規定する研磨工程は、図2に示すように、定盤11上に研磨材12を形成した研磨機13の研磨面14上に、磁気抵抗効果型ヘッド10をその磁気記録媒体との摺動面となる側を下にして載置し、所定のデプス長 $D_p$ となるように行う。

【0031】本例においては、この図2に示す研磨工程において、MR素子3の抵抗値 $R$ を検出しながら、研磨を行うものである。MR素子3の抵抗値 $R$ とこのデプス長 $D_p$ との関係は、図3A及び図3Bに示すようになる。図3Aは、外部磁界が印加されていない場合、図3Bは外部磁界が印加されている場合をそれぞれ示している。

【0032】図3Aより、外部磁界が印加されていない場合は、デプス長 $D_p$ の大きさにかかわらず、MR素子3の抵抗値 $R$ は $M_0$ で一定である。ただし、デプス長 $D_p=0$ となると先端電極4の長さが0、すなわちコンタクト部である先端電極4がなくなりMR素子3に導通がなされないので、MR素子の抵抗値は無限大 $\infty$ となる。

【0033】一方、外部磁界が印加されている場合は、外部磁界の大きさに対応して、MR素子3の抵抗値が変化する。図3Bより、外部磁界が印加されると、デプス長 $D_p$ が $D_p < X_b$ の領域で抵抗値 $R$ が低減される。これは、外部磁界による磁場によってMR素子3内の磁性体の原子の状態が変化し、磁気抵抗効果による抵抗変化を生じるからである。また、抵抗値 $R$ の変化量 $\Delta R$ は、デプス0に近い位置ほど大きくなる。これは、外部磁界による磁場によるMR素子3内の状態変化が、電極部即ち先端電極4の長さによって変わり、これにより磁気抵抗効果による抵抗変化が大きくなると考えられる。

【0034】図3Bに示す外部磁界を印加した場合の抵抗値 $R$ とデプス長 $D_p$ との関係から、所望のデプス長 $D_p$ となるとき抵抗値 $R$ を求めて、抵抗値 $R$ を検出しながら求めた抵抗値 $R$ となるまで研磨を行うことにより、デプス長 $D_p$ が直接規定されるので、パターンマスクずれやエッチングのバラツキの影響を受けず、従来より高精度にデプス長 $D_p$ を規定する研磨加工を行うことができる。

【0035】この例においては、MR素子3の抵抗値を検出しながら研磨を行ったが、MR素子3の抵抗率を検出しても、同様にして目的の磁気抵抗効果型ヘッドを得ることが出来る。その例を次に示す。

【0036】この例についても、同様に先に図1に示した構成の磁気抵抗効果型ヘッド10に適用する場合について説明する。この例では、印加する外部磁界を、その

番磁界として、MR素子3の抵抗率を検出する。

【0037】まず、図4に、大きさ $H_0$ の外部磁界を印加した場合における、MR素子3の抵抗値 $R$ とデプス長 $D_p$ との関係を示す。図3Bと同様に、デプス長 $D_p$ が $D_p < X_b$ の領域で抵抗値 $R$ が低減され、抵抗値 $R$ の変化量 $\Delta R$ は、デプス0に近い位置ほど大きくなっている。

【0038】そこで、デプス長 $D_p$ が $X_1$ 、 $X_2$ 、 $X_3$ 、 $X_4$ の場合についてそれぞれ考えてみる。ただし、 $0 < X_1 < X_2 < X_3 < X_b < X_4$ とする。また、デプス長 $D_p = X_1$ のときのMR素子3の抵抗値 $R$ を $M_1$ とする。

【0039】まず、デプス長 $D_p = X_1$ のときには、図5Aに示すように、外部磁界 $H_{ex}$ が0から $H_0$ へと増加するに従って、抵抗値 $R$ が $M_0$ から $M_1$ に減少する。ここで、大きさ $H$ が $0 < H < H_0$ の範囲内で変化する交番磁界 $H_{a1}$ を印加する。交番磁界 $H_{a1}$ の大きさ $H$ の変化に応じて、MR素子3の抵抗値 $R$ が周期的に変化する。このときの抵抗値 $R$ の変化の振幅を、MR素子3の抵抗出力 $V$ として検出する。この抵抗出力 $V$ は、MR素子3の抵抗変化率に相当する。

【0040】デプス長 $D_p$ が $X_2$ 、 $X_3$ のときにも、同様に大きさ $H$ が $0 < H < H_0$ の範囲内で変化する交番磁界 $H_{a1}$ を印加して、MR素子3の抵抗出力 $V$ を得ることができる。デプス長 $D_p$ が $X_1$ から $X_2$ 、 $X_3$ と増加するに従い、外部磁界 $H_{ex}$ を加えたときのMR素子3の抵抗値 $R$ の変化 $\Delta R$ が小さくなるため、交番磁界 $H_{a1}$ に対して得られる抵抗出力 $V$ も小さくなる。

【0041】デプス長 $X = X_4$ のときには、図4より、大きさ $H_0$ の外部磁界が印加されても、MR素子3の抵抗値 $R$ は $M_0$ から変化しない。従って、外部磁界 $H_{ex}$ の大きさが $H_0$ まで増加しても、抵抗値が $M_0$ で変化しないため、図5Bに示すように、この範囲で交番磁界 $H_{a1}$ を印加してもMR素子3の抵抗出力 $V$ は一定して0である。

【0042】尚、交番磁界 $H_{a1}$ は、大きさ $H$ が $0 < H < H_0$ となるように、平均値と振幅を設定する。このような交番磁界 $H_{a1}$ としては、平均値を中心に大きさが周期的に変化する外部磁界を印加してもよいが、ある一定の大きさ $H_1$ の磁界と、大きさ $H_2$ と向きが周期的に変化する交番磁界を組み合わせて構成してもよい。ある一定の大きさ $H_1$ の磁界には、例えばバイアス導体や軟磁性膜をMR素子3の近傍に配置して形成されるバイアス磁界等を用いればよい。

【0043】以上から、図6に所定の大きさの交番磁界を印加したときのMR素子3の抵抗出力 $V$ とデプス長 $D_p$ との関係を示すように、 $0 < D_p < X_b$ の範囲では、デプス長 $D_p$ が長くなるほど抵抗出力 $V$ が小さくなる。また、 $D_p > X_b$ の範囲では抵抗出力 $V = 0$ である。従



pとの関係から、所望のデプス長 $D_p$ となるときの抵抗出力 $V$ を求めて、抵抗出力 $V$ の検出をしながらこの抵抗出力 $V$ となるまで研磨を行うことにより、デプス長 $D_p$ を規定する研磨を高精度に行うことができる。

【0044】このように、MR素子に磁場として例えば交番磁界を印加し、MR素子の抵抗出力即ち抵抗変化率を検出しながら磁気ギャップのデプス長を規定する研磨を行うことにより、磁気抵抗効果型ヘッドの加工を高精度に行うことができる。

【0045】本発明の磁気抵抗効果型ヘッドの製造方法は、上述の例に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0046】

【発明の効果】上述の本発明による磁気抵抗効果型ヘッドの製造方法によれば、磁気抵抗効果素子に外部から磁場を印加し、磁気抵抗効果素子の抵抗値又は抵抗変化率を検出しながら磁気ギャップのデプス長を規定する研磨を行うことにより、磁気抵抗効果型ヘッドの高精度なデプス加工が達成され、磁気記録媒体に対して高い記録密度が達成される。

【図面の簡単な説明】

【図1】本発明製法を適用する磁気抵抗効果型ヘッドの概略構成図（断面図）である。

【図2】本発明製法におけるデプス長を規定する研磨の方法を示す図である。

【図3】MR素子の抵抗値とデプス長との関係を示す図である。

A 外部磁界を印加しない場合である。

B 外部磁界を印加する場合である。

【図4】大きさ $H_0$ の外部磁界を印加する場合のMR素子の抵抗値とデプス長との関係を示す図である。

【図5】交番磁界を印加した場合のMR素子の抵抗値及び抵抗出力を示す図である。

A デプス長が $X_1$ の場合である。

B デプス長が $X_4$ の場合である。

【図6】所定の交番磁界を印加したときのMR素子の抵抗出力とデプス長との関係を示す図である。

【図7】従来の磁気抵抗効果型ヘッドの製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図8】従来の磁気抵抗効果型ヘッドの製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図9】従来の磁気抵抗効果型ヘッドの製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図10】従来の磁気抵抗効果型ヘッドの製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図11】従来の磁気抵抗効果型ヘッドの他の製造方法の一製造工程を示す平面図である。

【図12】従来の磁気抵抗効果型ヘッドのさらに他の製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図13】従来の磁気抵抗効果型ヘッドのさらに他の製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図14】従来の磁気抵抗効果型ヘッドのさらに他の製造方法の製造工程図である。

A 平面図である。

B 断面図である。

【図15】従来の磁気抵抗効果型ヘッドのさらに他の製造方法の製造工程図である。

A 平面図である。

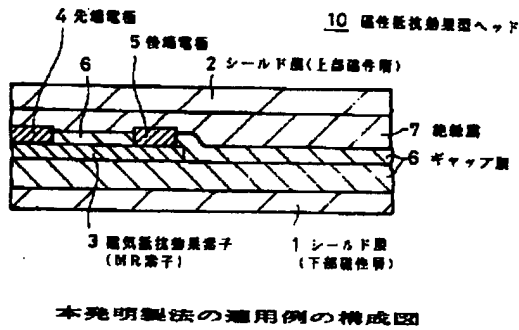
B 断面図である。

【符号の説明】

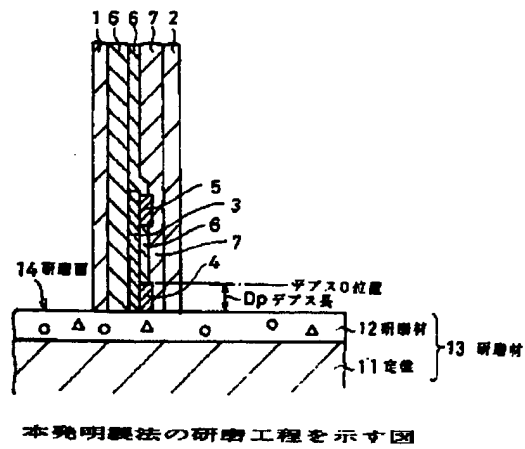
1 シールド膜（下部磁性層）2 シールド膜（上部磁性層）、3 MR素子、4 先端電極、5 後端電極、6 ギャップ膜、7 絶縁膜、10 磁気抵抗効果型ヘッド、11 定盤、12 研磨材、13 研磨機、14 研磨面、31 基板、32a 第1の抵抗体パターン、32b 第2の抵抗体パターン、32' 抵抗体パターン、33 位置合わせマーカー、34 下部磁性層（シールド膜）、35 ギャップ膜、36 磁気抵抗効果素子（MR素子）、37 先端電極、38 後端電極、39 絶縁膜、40 上部磁性層（シールド膜）、41、51 磁気抵抗効果型ヘッド、42 終端検出用の抵抗体パターン、g 磁気ギャップ、 $D_p$  デプス長、 $H_{ex}$  外部磁界、 $H_{a1}$  交番磁界



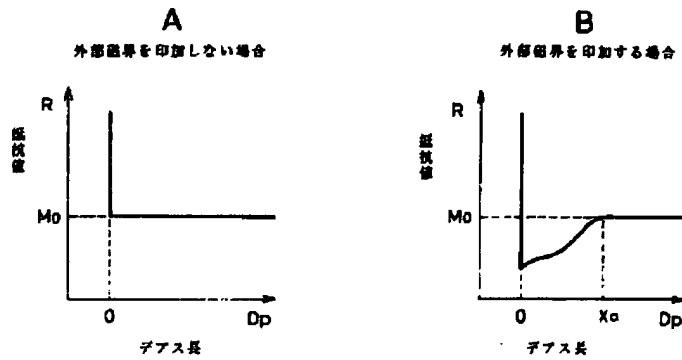
【図1】



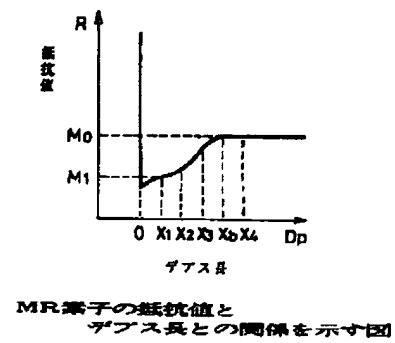
【図2】



【図3】

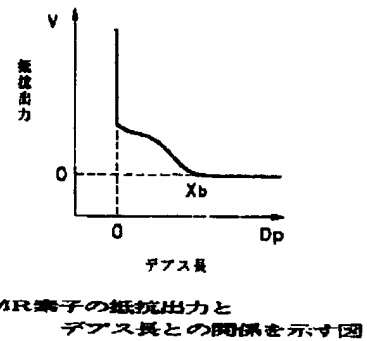


【図4】

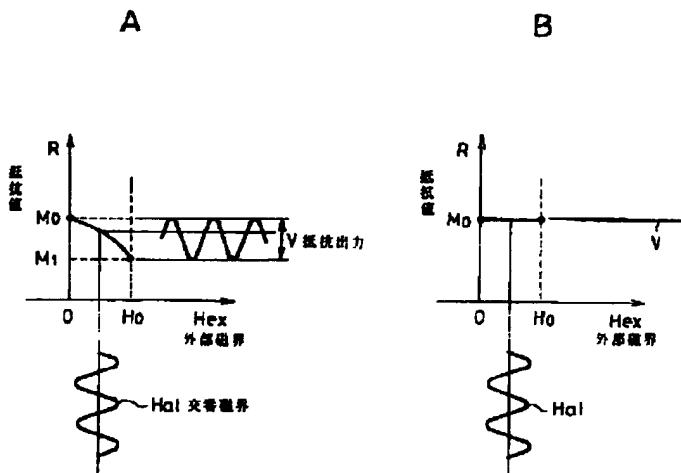


MR素子の抵抗値とデアス長との関係を示す図

【図6】



【図5】



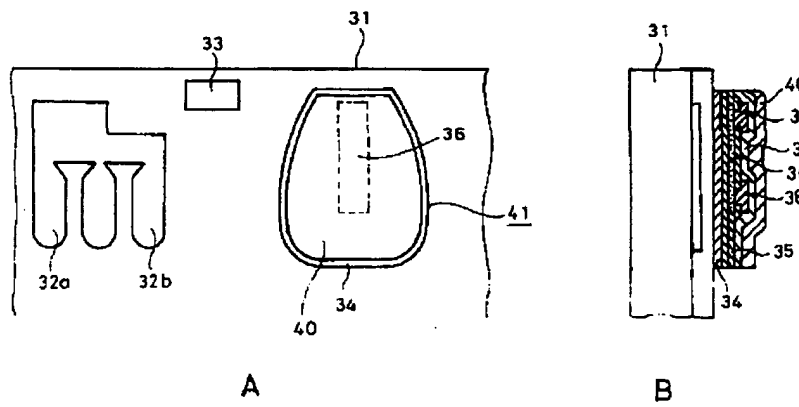
交流磁界を印加する場合のMR素子の抵抗値及び抵抗出力





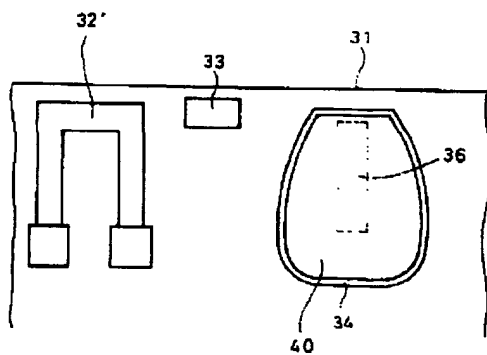


【図10】



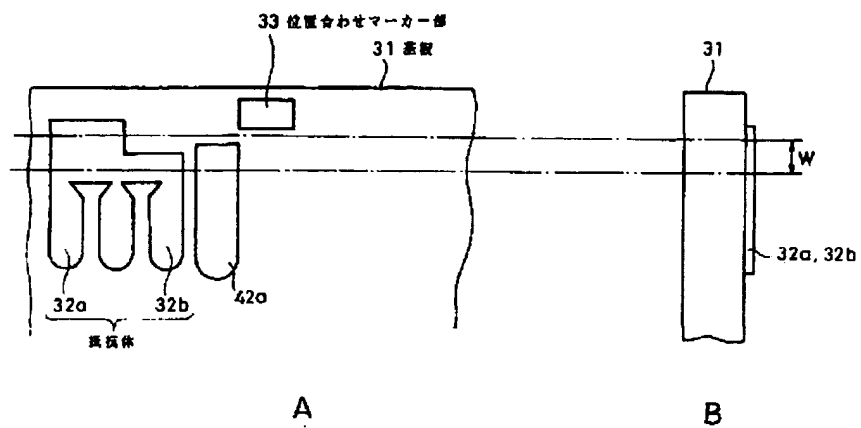
第1の従来製法の製造工程図(その4)

【図11】



第2の従来製法を示す図

【図12】



第3の従来製法の製造工程図(その1)



Figure 1 consists of two schematic diagrams, (A) and (B), illustrating a semiconductor device.

Diagram (A) is a top view of the device. It shows a rectangular substrate 31. On the left side, there are three U-shaped structures labeled 32a and 32b, and a rectangular structure 42a. In the center, there is a rectangular region 36. Below this region is another rectangular region 34. A position alignment mark 33 is located at the top center of the substrate. The label "抵抗体" (Resistor) is placed below the U-shaped structures.

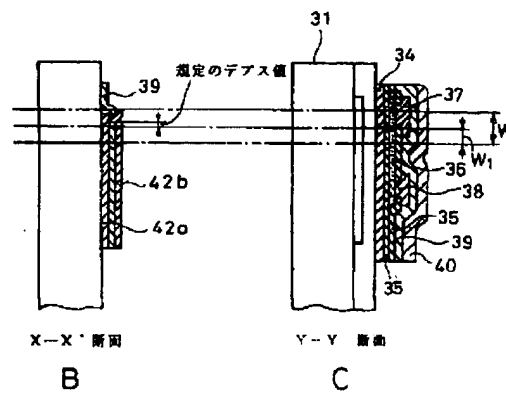
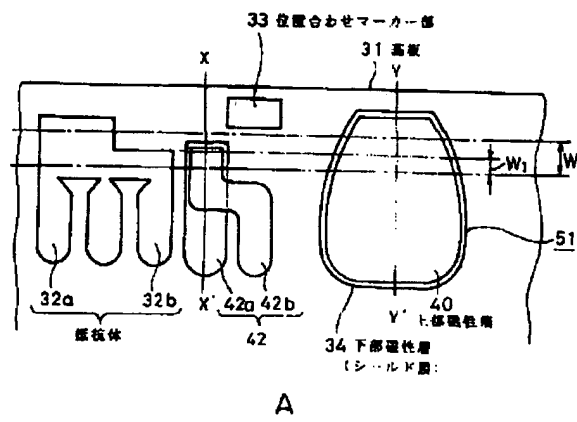
Diagram (B) is a cross-sectional view of the device. It shows the substrate 31. A lower rectangular region 34 is shown below the central region. A central rectangular region 36 is shown. A layer 35 is shown on the right side, with a hatched region 36 and a layer 34. A dimension W is indicated for the width of the central region.

Figure 1 consists of two diagrams, A and B, illustrating a semiconductor device. Diagram A is a plan view showing a substrate 32 with regions 32a and 32b, a gate 31, a gate electrode 36, a gate electrode layer 34, and a gate electrode gap 35. Diagram B is a cross-sectional view showing the substrate 32, gate 31, gate electrode 36, gate electrode layer 34, and gate electrode gap 35. Dimensions W1 and W are indicated.

第3の従来製法の製造工程図(その3)



【図15】



第3の従来製法の製造工程図(その4)